

⑯日本国特許庁 (JP)

⑪特許出願公開

⑫公開特許公報 (A) 平1-231133

⑬Int.Cl. 4

G 06 F 11/22

識別記号

340

庁内整理番号

Z-7368-5B

⑭公開 平成1年(1989)9月14日

審査請求 未請求 請求項の数 1 (全4頁)

⑮発明の名称 システムチェック方式

⑯特 願 昭63-57671

⑰出 願 昭63(1988)3月11日

⑱発明者 浮谷 義明 東京都青梅市末広町2丁目9番地 東芝コンピュータエンジニアリング株式会社内  
⑲出願人 株式会社 東芝 神奈川県川崎市幸区堀川町72番地  
⑲出願人 東芝コンピュータエンジニアリング株式会社 東京都青梅市末広町2丁目9番地  
⑳代理人 弁理士 鈴江 武彦 外2名

明細書

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明は、1システム内にフラットパッケージタイプのCPUと、同CPUの制御下に置かれるマイクロプロセッサが実装されるシステムに用いられるシステムチェック方式に係り、特に上記マイクロプロセッサを有効に使用して上記CPU周りの動作状態をチェックする機能構成としたシステムチェック方式に関する。

(従来の技術)

従来、携帯用パーソナルコンピュータは、小さいボディの中に様々な機能を盛り込んでいるため、システムボードやその他のボードを小さくする必要がある。

そこで実装ハードウェア部品にはフラットパッケージICが多用される。

CPUチップについても、フラットパッケージタイプのCPUを用いることにより、DIPタイプのものより実装スペースを削減できる。

この際、フラットパッケージタイプのCPUをソケットを介して基板に実装すると、ソケットが大きいためフラットパッケージタイプのCPUを使う意味がなくなってしまう。そこで通常はフラットパッケージタイプのCPUを用いるとき、同CPUチップを基板に直接、半田付けしている。

一方、携帯用パーソナルコンピュータ等のシステムをチェックするとき、通常はICE（イン・サーチット・エミュレータ）が用いられる。

この際、実装CPUがDIPタイプであり、ソケットを介して基板に実装されているときは、CPUをソケットから抜いて、ICEのプローブをCPUのソケットに接続することにより、容易にICEを用いてシステムチェックを行なうことができる。

しかしながら、実装CPUがフラットパッケージタイプであるときは上述したようにCPUチップが基板に直接、半田付けされているため、ICEのプローブを接続することができず、従ってICEを用いたシステムチェックが行なえない。

るシステムに於いて、上記マイクロプロセッサに設けられ、外部より与えられるシステムチェックモード設定信号に従い起動されるシステムセルフチェック用のモニタ機構と、上記CPUとマイクロプロセッサとの間にあって、上記CPUとの間でやりとりされる複数種の信号を同信号に影響を及ぼすことなく抽出し上記マイクロプロセッサに受け渡す回路とをして、上記マイクロプロセッサが上記回路で抽出した信号と外部より与えられるシステムチェックモード設定信号とに従い上記CPU周辺の動作状態をモニタする構成としたもので、これにより、上記CPUを回路接続したままの状態で、システム内に於ける本来の特定の目的のために（例えば電源制御用として）設けられたマイクロプロセッサを有効に用いて上記CPU周りの動作チェックを容易に行なうことができる。

#### （実施例）

以下図面を参照して本発明の一実施例を説明する。

第1図は本発明の一実施例を示すブロック図で

#### （発明が解決しようとする課題）

上述したように、従来、フラットパッケージタイプのCPUを用いたシステムに於いては、CPUチップが基板に直接、半田付けされているため、ICEのプローブを接続することができず、従ってICEを用いたシステムチェックができないという不都合があった。

本発明は上記実情に鑑みなされたもので、システム内に於ける本来の特定の目的のために（例えば電源制御用として）設けられたプロセッサ機能を有効に活用してICEを使わずにシステムのセルフチェックが可能、これによりフラットパッケージタイプのCPUを用いたシステムに於いても容易にシステムのセルフチェックができるシステムチェック方式を提供することを目的とする。

#### 【発明の構成】

##### （課題を解決するための手段及び作用）

本発明は、1システム内にフラットパッケージタイプのCPUと、同CPUの制御の下に特定の処理を実行するマイクロプロセッサが実装され

ある。

第1図に於いて、1は基板に直接半田付けされたフラットパッケージタイプのCPUであり、アドレスライン、データライン、コントロールライン等を介して周辺の機能部に回路接続される。2は上記CPU1の制御の下に特定の処理を行なうマイクロプロセッサ(μ-P)であり、ここでは上記CPU1の制御の下にシステム電源を制御するシステム電源制御用マイクロプロセッサを例にとる。このシステム電源制御用マイクロプロセッサ2は、システム電源制御機能に加えて、第2図に示すようなシステムチェックのためのモニタ機能をもつ。3は上記CPU1とシステム電源制御用マイクロプロセッサ2との間にあって、上記CPU1との間でやりとりされる複数種の信号を同信号に影響を及ぼすことなく抽出し上記システム電源制御用マイクロプロセッサ2に受け渡す監視回路である。4は上記システム電源制御用マイクロプロセッサ2、及び監視回路3にシステムチェックの起動をかけるシステムチェックモード信号

号 (CCM) であり、チェック期間に亘って有意レベル (例えば "1") となる。

第2図は上記システム電源制御用マイクロプロセッサ2に設けられたシステムチェックの処理フローを示すフローチャートである。

ここで上記第1図及び第2図を参照して本発明の一実施例に於ける動作を説明する。

監視回路3は外部から有意レベルのシステムチェックモード信号 (CCM = "1") を受けると、CPU1とその周辺の機能部との間でアドレスライン・データライン・コントロールライン等を介してやりとりされる複数種の信号を同信号に影響を及ぼすことなく抽出しシステム電源制御用マイクロプロセッサ2に受け渡す。

システム電源制御用マイクロプロセッサ2は、外部から有意レベルのシステムチェックモード信号 (CCM = "1") を受けると、システムチェックのためのモニタリング処理が可能であるか否かを判断し、可能であれば、上記監視回路3より受けた各種の信号を各信号別に分析しモニタ情報

として所定の記憶部に格納する。

このようにして、モニタされた情報を後に読み出し、解析することによって、ICEを必要とせず、又、CPUを基板より取外すことなく、CPU周りの動作状態を容易に認識することができ、システムセルフチェックが簡単に実行可能となる。

#### 【発明の効果】

以上詳記したように本発明によれば、1システム内にフラットパッケージタイプのCPUと、同CPUの制御の下に特定の処理を実行するマイクロプロセッサが実装されるシステムに於いて、上記マイクロプロセッサに設けられ、外部より与えられるシステムチェックモード設定信号に従い起動されるシステムセルフチェック用のモニタ機構と、上記CPUとマイクロプロセッサとの間にあって、上記CPUとの間でやりとりされる複数種の信号を同信号に影響を及ぼすことなく抽出し上記マイクロプロセッサに受け渡す回路とを有して、上記マイクロプロセッサが上記回路で抽出した信号と外部より与えられるシステムチェックモ

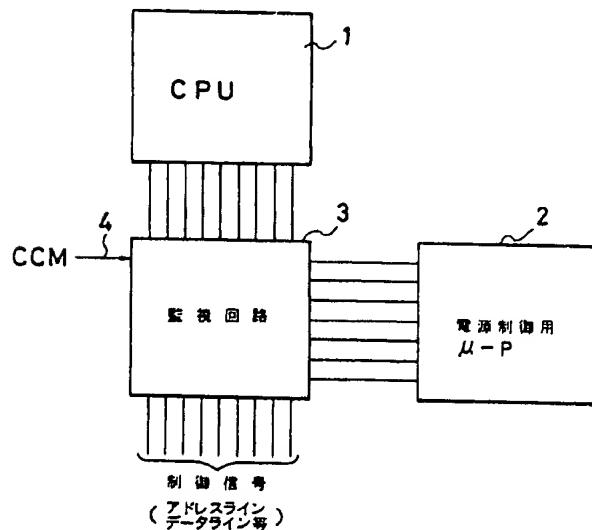
ード設定信号とに従い上記CPU周辺の動作状態をモニタする構成としたことにより、上記CPUを回路接続したままの状態で、上記CPU周りの動作状態チェックを行なうことができる。

#### 4. 図面の簡単な説明

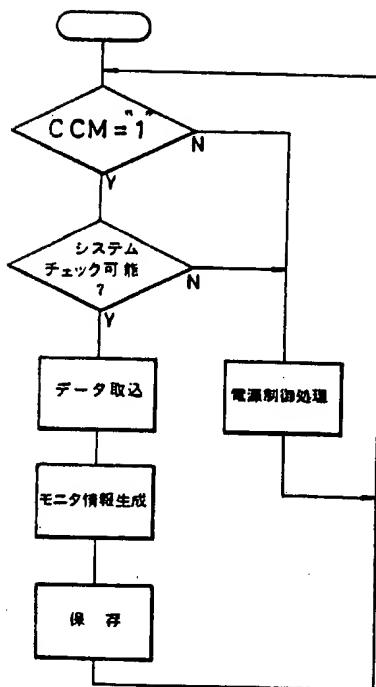
第1図は本発明の一実施例を示すブロック図、第2図は上記実施例に於けるシステムチェックの処理フローを示すフローチャートである。

1 … CPU、2 … 監視回路、3 … システム電源制御用マイクロプロセッサ (電源制御用μ-P)、4 … システムチェックモード信号 (CCM)。

出願人代理人 弁理士 鈴江 武彦



第1図



第 2 図